

ref 12

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号
特開2000-49860
(P2000-49860A)

(43)公開日 平成12年2月18日(2000.2.18)

(51)Int.Cl. ⁷	識別記号	F I	テーマコード*(参考)
H 0 4 L 12/56		H 0 4 L 11/20	1 0 2 A 5 K 0 3 0
12/28		H 0 4 Q 3/00	
H 0 4 Q 3/00		H 0 4 L 11/20	H C 1 0 2 Z

審査請求 有 請求項の数11 O L (全 8 頁)

(21)出願番号 特願平10-215524

(22)出願日 平成10年7月30日(1998.7.30)

(71)出願人 000004237

日本電気株式会社
東京都港区芝五丁目7番1号

(71)出願人 391043424

九州日本電気通信システム株式会社
福岡県福岡市早良区百道浜二丁目4番1号

(72)発明者 熊副 和美

東京都港区芝五丁目7番1号 日本電気株
式会社内

(74)代理人 100105511

弁理士 鈴木 康夫 (外1名)

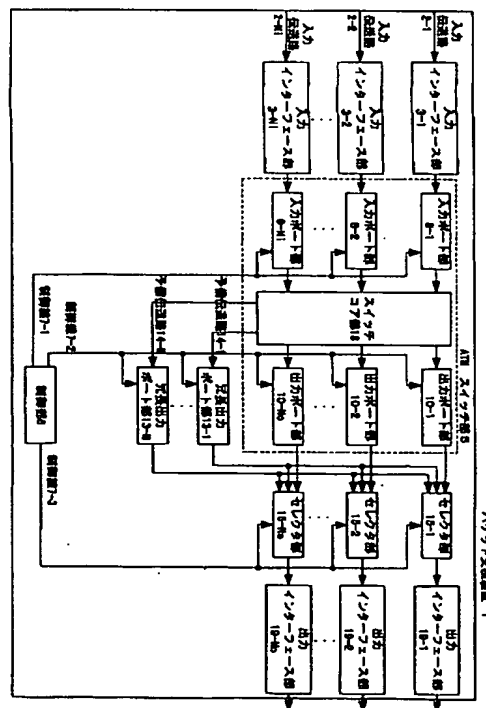
最終頁に続く

(54)【発明の名称】 パケット交換装置

(57)【要約】

【課題】 $N+M$ ($N, M>0$) 重化された伝送路を収容し、かつパケットトラヒックの流れが偏ってもパケット廃棄特性が劣化しないようにする。

【解決手段】 入力ポート N 本、出力ポート M 本のパケット交換装置1において、パケットスイッチ部5内に、任意の出力ポートをルーティング情報として持つパケットを多重し、さらに任意の出力ポートへフォワードする冗長出力ポート部13と、各出力ポート内にセクタ15を持ち、出力ポートと冗長出力ポートのいずれかを選択するしくみを持つことによって、任意の出力ポートで障害または輻輳が検出された場合でも冗長出力ポート部13内のバッファ部に障害または輻輳が検出された出力ポート行きのトラヒックを制御部の指示により転送することによってパケット交換装置のスイッチ面の $N+M$ 重化と輻輳によるパケット廃棄の回避を実現する。



【特許請求の範囲】

【請求項 1】 N_i 個の入力ポート部と N_o 個の出力ポート部 ($N_i = N_o$ または $N_i \neq N_o$) を備え、前記各入力ポート部からの入力パケットをヘッダ情報によって決まるいずれかの前記出力ポート部に振り分けるパケットスイッチ手段を有するパケット交換装置において、前記各入力ポート部は、前記入力パケットを振り分ける際に、制御部からの指示により、 $N_o + M$ ($M > 0$) 個の方路への分配を指定することができるように構成されていることを特徴とするパケット交換装置。

【請求項 2】 前記制御部は、前記出力ポート部の障害または輻輳状態を検出して前記入力ポート部に通知し、前記入力ポート部は前記通知を受けたとき、前記障害または輻輳状態が発生した出力ポート部へ出力されるパケットを、前記 M 個の方路の内の一つに迂回させることを特徴とする請求項 1 記載のパケット交換装置。

【請求項 3】 N_i 個の入力ポート部と N_o 個の出力ポート部 ($N_i = N_o$ または $N_i \neq N_o$) を備え、前記各入力ポート部からの入力パケットをヘッダ情報によって決まるいずれかの前記出力ポート部に振り分けるパケットスイッチ手段を有するパケット交換装置において、前記各入力ポート部は、前記入力パケットを振り分ける際に、制御部からの指示により、 $N_o + M$ ($M > 0$) 個の方路への分配を指定することができるように構成され、前記 N_o 個の出力ポート部とは別に、前記 M 個の方路とそれぞれ接続され、前記各入力ポート部からのパケットを多重し、特定の前記出力ポート部へ多重して出力することができる M 個の冗長出力ポート部を有していることを特徴とするパケット交換装置。

【請求項 4】 前記制御部は、前記出力ポート部のポート番号を設定またはマスクすることにより、前記入力パケットの振り分け方路を指示することを特徴とする請求項 1 または 3 記載のパケット交換装置。

【請求項 5】 前記各入力ポートは、各入力ポートでパケットを振り分ける際に、 $N_o + 1 \sim N_o + M$ 番目の方路に対しては、それぞれ前記 $1 \sim N_o$ 番目内の任意の出力ポートへのパケットトラヒックの転送を指定することを特徴とする請求項 1 または 3 記載のパケット交換装置。

【請求項 6】 前記 N_o 個の出力ポート部及び前記 M 個の冗長出力ポート部は、それぞれ入力されたパケットを蓄積するバッファを備えていることを特徴とする請求項 3 記載のパケット交換装置。

【請求項 7】 前記各出力ポート部からのパケットトラヒックと前記 M 個の冗長出力ポート部からのパケットトラヒックとを入力とし、その内の一つを選択して出力するセレクト回路を前記各出力ポート部毎に設けたことを特徴とする請求項 3 記載のパケット交換装置。

【請求項 8】 前記制御部により、前記入力ポート部、

前記出力ポート部、前記冗長出力ポート部及び前記セレクト部を制御することにより、スイッチ面の $N + M$ ($N, M > 0$) 重化を実現することを特徴とする請求項 7 記載のパケット交換装置。

【請求項 9】 前記出力ポート部のバッファが輻輳状態となったとき、前記入力ポート部は、該輻輳状態となった出力ポート部へ出力されるパケットを、前記 M 個の方路の内の一つに振り分けることを特徴とする請求項 6 記載のパケット交換装置。

10 【請求項 10】 前記制御部は、前記各出力ポート部のバッファ内の蓄積パケット数をそれぞれ監視し、パケット数が予め設定されたしきい値をこえたバッファを検出したときには、当該バッファを持つ出力ポート番号を前記各入力ポート部に通知し、前記各入力ポート部は、通知された出力ポート番号の方路へのパケットの分配を一時的にとめると同時に前記 M 個の方路の内の一つを指定して、前記通知された出力ポート番号をパケットヘッダ部分に持つパケットの分配を開始し、前記 M 個の方路の内の一つに接続された前記冗長出力ポート部内のバッファに前記通知された出力ポート番号のパケットを蓄積することを特徴とする請求項 9 記載のパケット交換装置。

20 【請求項 11】 前記制御部は、前記通知された出力ポート部のバッファに蓄積されたパケットの読み出しが終了した後に、前記冗長出力ポート部のバッファに蓄積されたパケットの読み出し開始を指示するとともに、前記通知された出力ポート番号の方路へのパケットの分配を再開することを特徴とする請求項 10 記載のパケット交換装置。

【発明の詳細な説明】

30 【0001】

【発明の属する技術分野】 本発明は、パケット交換装置に関し、特にスイッチの冗長構成法と、輻輳発生時、特定の出力量路にトラヒックが集中した場合にパケット廃棄を回避する方法に関する。

【0002】

【従来の技術】 パケット交換装置の冗長構成を実現する、従来の技術の例として、特開平 8-83550 号公報（以下、公報 1 と記述）に記載されているパケット通信装置の冗長構成実現方式の発明がある。公報 1 に記載されている発明は、回線インターフェース回路と、スイッチ部の入出力ポートを 1 : 1 で対応させ、隣り合った回線インターフェース（入出力ポート）を 2 枚組として冗長構成を実現している。そして、スイッチの入力側では、入力側遮断回路によっていずれかのポートからの入力を遮断し、スイッチへのパケットの入力を片方のポートからのみにする。また、スイッチの出力側では、分配回路によって組である 2 枚の回線インターフェース（入出力ポート）に同じパケットをコピーして出力するものである。

50 【0003】 また、輻輳発生時、パケット廃棄を回避す

る従来の技術の例として、特開平 8-288965 号公報（以下、公報 2 と記述）に記載されている ATM スイッチングシステムの発明がある。公報 2 に記載されている発明は、スイッチの入力側バッファまたは、出力側バッファの少なくとも一方を複数の出力方路、または複数の入力方路に共用される共有バッファとし、共有バッファ内に、複数の論理的な可変長のバッファを設け、特定の出力方路にトラヒックが集中した場合、バッファ制御回路によって、可変長バッファのサイズを調整し、パケット廃棄を回避するものである。

【0004】

【発明が解決しようとする課題】上記公報 1 に記載された発明では、2 枚の回線インターフェースを一組として冗長構成を実現するので、冗長構成とする回線インターフェースの組に対しては実際利用可能なスイッチ容量の半分が、固定的に予備容量となり、資源の有効利用が図られないという問題がある。

【0005】また、1 枚の回線インターフェースに対して冗長構成を実現したいとする場合、1 枚の回線インターフェースが固定的に割り当てられ、同様に N 枚の回線インターフェースに対しては、固定的に N 枚の回線インターフェースが必要となり、スイッチの N+M 重化 ($N > M$) が実現できないという問題がある。また、公報 2 に記載された発明では、すべてのスイッチポートで 1 つのバッファを共有しているので、複雑なバッファ制御をともなう機能拡張時や要求仕様によっては制御が複雑となり、処理時間が大幅に増加するという問題がある。また、共有バッファ容量が大きくなると、遅延時間が大きくなり、サービス品質の低下を生じる。

【0006】本発明の目的は、上記問題点を鑑み、現行の packets 交換装置に最小の冗長出力ポート部を付加することによって、スイッチ面の冗長構成 ($N+M$ 重化)、($N > M$) を実現し、さらに全く同じハードウェア構成により、輻輳時の特定方路へのパケットトラヒックの集中によって生じるパケット廃棄の回避を実現することにある。

【0007】

【課題を解決するための手段】本発明は、 N_i 個の入力ポート部と N_o 個の出力ポート部 ($N_i = N_o$ または $N_i \neq N_o$) を備え、前記各入力ポート部からの入力パケットをヘッダ情報によって決まるいずれかの前記出力ポート部に振り分けるパケットスイッチ手段を有する packets 交換装置において、前記各入力ポート部は、前記入力パケットを振り分ける際に、制御部からの指示により、 $N_o + M$ ($M > 0$) 個の方路への分配を指定することができるように構成されており、この M 個の方路を利用して、スイッチ面の冗長構成または輻輳時のパケット廃棄の回避を行うことを特徴とするものである。

【0008】すなわち、本発明は、複数の入出力ポートを備え、各入力ポートからの入力パケットをヘッダ情報

によって決まる何れかの出力ポートに振り分けるパケットスイッチ手段を有する packets 交換装置において、任意の出力ポートの障害を検出し、入力ポートに通知する手段、任意の出力ポートの番号を制御部より、設定/マスクする手段、障害/輻輳の検出された出力ポートへのパケットトラヒックを、冗長出力ポートへフォワードする手段、パケットのヘッダに付与された物理ポート番号に従ってパケットを所望の出力ポートまでルーティングする手段、冗長出力ポートからのパケットとスイッチ部からのパケットを多重、蓄積する手段、出力ポートの輻輳を検出して制御部に通知する手段、出力ポートの輻輳通知結果をもとに、冗長出力ポートを決定する手段、決定に基づいて入力ポートに対し、出力ポートの変更を通知する手段を持つことにより、スイッチ面の冗長構成を実現し、また特定方路へのトラヒックの集中によっておこるパケット廃棄を回避することを特徴とするものである。

【0009】

【発明の実施の形態】図 1 は、本発明による packets 交換装置の第一の実施の形態を示す構成図である。packets 交換装置 1 は、入力伝送路 2 ($2-1 \sim 2-N_i$) を収容する複数の入力インターフェース部 3 ($3-1 \sim 3-N_i$) と、出力伝送路 20 ($20-1 \sim 20-N_o$) を収容する複数の出力インターフェース部 19 ($19-1 \sim 19-N_o$) と、ATM スイッチ部 5 と、冗長出力ポート部 13 ($13-1 \sim 13-M$) と、セレクト 15 ($15-1 \sim 15-N_o$) と、制御部 6 とから構成されている。

【0010】上記 ATM スイッチ部 5 は、複数の入力ポート部 8 ($8-1 \sim 8-N_i$) と、複数の出力ポート部 10 ($10-1 \sim 10-N_o$) と、複数の入力ポート部 8 から入力されたパケットを複数の出力ポート部 10 と冗長出力ポート部 13 にスイッチングすることができるスイッチコア部 18 を備えている。

【0011】制御部 6 は、制御線 7 (7-1, 7-2, 7-3) を介して入力ポート部 8 と出力ポート部 10, セレクト部 15 に接続されている。本発明の ATM 装置では、入力ポート部 8 は入力インターフェース部 3 と、出力ポート部 10 は出力インターフェース部 19 とそれぞれ 1:1 で対応している。

【0012】入力インターフェース部 3-1, 3-2, ..., 3- N_i は、入力パケットがどの出力インターフェースに出力されるかを示すルーティング情報を生成するヘッダー変換部 4 を備えており (図 2)、ここで生成されるルーティング情報をもとに ATM スイッチ 5 内のスイッチコア部 18 でパケットのスイッチングが行われる。

【0013】本発明の packets 交換装置では、ルーティング情報として、出力ポート番号 (1 ~ N_o) を使用する。ヘッダー変換部 4 では、入力パケットがヘッダ部分

に持つVPI/VCI値をもとに、ヘッダ変換部4が持つテーブルを参照して、パケットのヘッダ部分にルーティング情報(出力ポート番号(1~No))を付加して入力インターフェース部3と入力ポート部8を接続する伝送路を使用して入力ポート部8にパケットを転送する。

【0014】各入力ポート部8は、DEMUX回路9を備えている。DEMUX回路9は、対応する回線インターフェース部3内のヘッダ変換部4でパケットヘッダに付加されたルーティング情報(出力ポート番号: 1~No)を参照して、各出力ポートにATMスイッチ部5内の現用伝送路を使って各パケットを転送する。

【0015】この時、ATMスイッチ部5内の出力ポート部10内のMUX回路11とバッファ部12またMUX回路部とセクタ部15とのインターフェース部分のいずれにおいても障害が検出されていない場合は、各出力ポート部1~No方路にパケットをルーティング情報(出力ポート番号: 1~No)を参照して分配する(1:No方路分配)。

【0016】一方、各出力ポート部10は、各入力ポートから転送されてくるルーティング情報として自出力ポート番号を持つパケットを多重するMUX回路部11と、多重したパケットを蓄積しておくバッファ部12を持つ。各入力ポート8からATMスイッチ部5のスイッチコア部18を通して特定の出力ポート10に到着したパケットは、当該出力ポート10のMUX回路部11でNi本の方路から1本の方路に多重される(Ni:1多重)。

【0017】多重されたパケットは、当該出力ポート10のバッファ部12に書き込まれ、伝送路の帯域に応じて読み出しが行われる。読み出されたパケットは、MUX回路部11とセクタ15を接続する現用伝送路を通り、セクタ15を通して出力ポート部から対応する出力インターフェース部に転送される。セクタ15は、入力として、現用伝送路と予備伝送路をもち、制御部6からの制御によって出力が選択される。

【0018】出力ポート部10と、出力インターフェース部を接続している現用伝送路を通して出力インターフェース内のヘッダ変換部4に到達したパケットは、ヘッダ変換部4が持つテーブルを参照してパケットのヘッダに新VPI/VCIを付加し、出力伝送路20に転送される。

【0019】本発明におけるパケット交換装置1は、内部に制御部6を有している。この制御部6は、制御線7を使用して各対象の制御を行なう。制御線7-1は、各入力ポートの制御を行なう。制御線7-2は、各出力ポート部の制御を行う。制御線7-3は、セクタ15の制御を行なう。

【0020】また、本発明におけるパケット交換装置1は、任意の回線インターフェースに対応可能なMUX装

置16とバッファ部17からなる冗長出力ポート部13(図5)を備えている。ここで、出力ポート10内のMUX回路部11、バッファ部12のいずれか、または両方で障害が検出されたとすると、障害が検出された出力ポートへ出力されるパケットは、予備の1~M方路にルーティング情報を参照して分配され、予備伝送路14、冗長出力ポート部13を通して入力ポートから該当出力ポートへのパケットの転送が行われる。

【0021】すなわち、ATMスイッチ部5のいずれかの出力ポート10内のMUX回路部11、バッファ部12またはMUX回路部11とセクタ部15のインターフェース部において障害が検出された場合、制御部6は、制御線7-1を使用して、各入力ポート部8のDEMUX回路に対して、障害が検出された出力ポート番号1~Noを通知し、設定する。

【0022】入力インターフェース3に入力したパケットは、ヘッダ変換部4でヘッダの変換が行われ、各パケットのヘッダ部分にルーティング情報(出力ポート番号: 1~No)が付加され、回線インターフェース3から入力ポート部8内のDEMUX回路部9に転送される。

【0023】この時、任意の出力ポート内で障害が検出されている場合、各DEMUX回路9は、障害が検出されている出力ポート番号X($0 < X \leq No$)が障害が検出されている出力ポートの数の分だけ通知されている。出力ポート番号Xが通知されている各DEMUX回路部9は、入力したパケットのヘッダ内のルーティング情報を参照して、各出力ポートの方路にパケットの分配を行なうが、ルーティング情報(出力ポート番号)としてXを持つパケットは、そのパケットを予備伝送路14に転送する。

【0024】このように、各DEMUX回路部9は、出力ポート番号Xをヘッダ情報として持つパケットトラヒックを、No+1~No+M番目の予備冗長ポートに迂回する。各DEMUX回路部9より、予備伝送路14を通して冗長出力ポート部13内のMUX回路部16に転送されたパケットは、該冗長出力ポート部13で多重され、一時的にバッファ部17に書き込みが行われ、出力ポートの速度に従って読み出しが行われる。冗長出力ポート部13内のバッファ部17から読み出しが行われたパケットは、MUX回路部16とセクタ15を接続している予備伝送路14にパケットを転送する。

【0025】制御部6は、制御線7-3を使用してセクタ15の制御を行なう。セクタ15の入力は、各出力ポート10内のMUX装置11からの現用伝送路と、冗長出力ポート部13内のMUX装置16からの予備伝送路14である。セクタ15は、制御部6により制御されて、入力される現用伝送路と予備伝送路のいずれかパケットトラヒックが流れている方を出力として選択する。そして、セクタ15から出力されたパケット

は、出力インターフェース部 19 の中のヘッダ変換部 4 でテーブルを参照して新 VPI/VCI の付加が行われる。

【0026】このように、第 1 の実施の形態においては、Ni 本の入力ポート、No 本の出力ポートに対して MUX 装置部とバッファ部からなる冗長出力ポート部を M 組持ち、さらに制御部より、入力ポート部の DEMUX 部、出力ポート部の MUX 装置部、セレクター部を制御することによってパケットスイッチ面の N+M 重化を実現することができる。

【0027】また、パケットスイッチ面の M+N 重化を、図 1 の構成で次のような制御を行なうことによって実現可能である。すなわち、図 1 において、任意の出力ポート部 X で障害が検出された場合、制御部 6 はそのポート番号 X を持つ出力ポートのポート番号をマスクし、かつ 冗長出力ポートのポート番号に X を設定する。入力インターフェース部 3 内のヘッダ変換部 4 で、テーブルを参照して付加されたヘッダ部分の出力ポート番号をもとに、入力ポート部で単純に出力ポート部（ポート番号 X が設定された冗長出力ポートを含む）に振り分けを行うことによりパケット交換装置の N+M 重化が実現される。

【0028】次に、本発明の第 2 の実施の形態について説明する。第 2 の実施の形態は、第 1 の実施の形態で述べたスイッチ面の N+M 重化を実現する場合と同じハードウェア構成を用いることにより、パケットの輻輳回避手段を構成したことを特徴としている。

【0029】ブロック構成としては図 1 と同様になるので、以下、図 1 を参照して本発明の第 2 の実施の形態について説明する。

【0030】本発明の第 2 の実施の形態では、ある特定の出方路（出力ポート）にパケットトラヒックが集中して出力ポートの持つバッファ容量でパケットトラヒックを収容できない状態（輻輳状態）となった場合、No+1~No+M 面の冗長出力ポート部が持つ出力バッファに一時的にパケットを蓄積しておき、該当出力ポートの輻輳状態が回避された後に、No+1~No+M 面の冗長出力ポートのバッファからのパケットの読み出しを開始するという制御を行って、輻輳によるパケット廃棄が生じることを回避する。

【0031】図 1 において、各入力インターフェース部 3 に入力したパケットは、ヘッダ変換部 4 で VPI/VCI 値を参照して、ヘッダ部分に出力ポート番号が付加され、DEMUX 回路部 9 で、出力ポート番号をもとに各出力ポートに振り分けられ、該当出力ポート部 10 のバッファ部 12 に書き込まれる。この時、特定の出方路出力ポート部 10 行きのパケットトラヒックが集中し、（輻輳状態）出力ポート部 10 の持つバッファ 12 でバッファあふれが生じると、そのパケットは廃棄され、サービス品質の低下を招くことになる。

【0032】これを回避するために、本パケット交換装置では、輻輳状態が発生した出力ポート部のバッファ 12 に収容できなくなったパケットを、冗長出力ポート部 13 内のバッファ 117 に一時的に蓄積し、かつ制御部 6 より、バッファ部 12 とバッファ部 17 からのパケットの読み出しの順番を制御することによって、輻輳によるパケット廃棄を回避する。

【0033】すなわち、本パケット交換装置では、各出力ポート 10 内のバッファ部 12 にしきい値が設定され、制御部 6 は、制御線 7-2 を使用してバッファ部 12 に蓄積されるパケットの量を監視し、しきい値をこえてパケットが蓄積されているのを検出すると、その出力ポート番号 X を制御部 6 より制御線 7-1 を使用して、各入力ポート部 8 の DEMUX 回路 9 に通知する。各 DEMUX 回路 9 は、出力ポート番号 X が制御部 6 より通知されていない場合は、各パケットのヘッダ部分に付加されているルーティング情報（出力ポート番号）を参照して 1~No 方路にパケットを分配する。

【0034】分配されたパケットは、各出力ポート部 10 内の MUX 装置部 11 で多重され、セレクタ部 15 にフォワードされる。セレクタ部 15 は、現用伝送路と予備伝送路からの出力を入力として持ち、制御部からの制御により出力を選択する。

【0035】バッファ内のパケットがしきい値をこえて蓄積された出力ポート番号 X が制御部 6 より、DEMUX 回路 9 に通知された場合、DEMUX 回路 9 は、各パケットに付加されているルーティング情報をもとに該当出力ポートにパケットを分配するが、その際、ルーティング情報として出力ポート番号 X を持つパケットは出力ポート番号 X の方路には転送せずに、予備伝送路 14 を使って冗長出力ポート部 13 に転送され、バッファ部 17 に蓄積される。

【0036】バッファ部 17 には、蓄積されるルーティング情報として出力ポート番号 X を持つ後続のパケットが順次蓄積され、制御部 6 からの制御が行われるまで読み出しは行われない。制御部 6 は、出力ポート番号 X のバッファ 12-X 内のパケットが順次読み出されて、バッファ 12-X 内が空になると、制御線 7-2 を使用してそれを検出し、次にバッファ 17 内に蓄積されているパケットの読み出し開始を指示する。

【0037】バッファ部 17 から読み出されたパケットは、冗長出力ポート部 13 内の MUX 装置 16 と各出力ポート 8 内のセレクタ部とを接続する予備伝送路 14 を使用してセレクタ部 15 に入力する。セレクタ部 15 は、現用伝送路 2 と予備伝送路 14 を入力としてもち、パケットの入力のある方を出力ポートの出力として選択する。

【0038】バッファ 12-X 内が空になったことが検出された際、制御部 6 は、バッファ 17 からのパケットの読み出しを開始すると同時に、各 DEMUX 回路 9 に

通知しているポート番号Xをマスクする。これによって、DEMUX装置9は、パケットのヘッダーに付加されているルーティング情報（出力ポート番号）を参照して分配を開始し、出力ポート10-X内のバッファ12-X内にパケットが再び蓄積されはじめる。

【0039】このように、本発明のパケット交換装置では、輻輳が生じそうになった出力ポート行きのトラヒックを、一時的に任意の出力ポートに対応できる冗長出力ポート部内のバッファ内に蓄積しておき、バッファの読み出しを制御することで、特定方路へのパケットの集中によるパケット廃棄を回避することができる。

【0040】本発明の第二の実施の形態では、冗長出力ポート部13内のバッファ部17の容量を大きくすることによって、長時間の輻輳発生にも強いパケット交換装置を実現することができる。また、バッファが大きくなっても、複数の出力ポートでこの冗長出力ポート部を共有するわけではなく、制御量も小さくてよいので、遅延も問題とならない。

【0041】また、M(M>1)個の冗長出力ポート部を持つことによって、同時に複数の出力ポート部内のバッファ部で輻輳が生じた場合も、冗長出力ポート部の数の出力ポートでのパケットの廃棄を回避することができる。

【0042】また、複数の冗長出力ポート部を持った場合、任意の出力ポート10内のバッファ部12でしきい値をこえたパケット数が検出されると、予備伝送路14-1を使用して冗長出力ポート部10-1内のバッファ17-1にまずパケットを蓄積し、その後、バッファ12が空にならない間に、冗長出力ポート部13-1内のバッファ17-1が一杯になってしまった場合は、次に予備伝送路14-2を使用して冗長出力ポート部13-2内のバッファにパケットを蓄積することもできる。

【0043】これらバッファに蓄積されたパケットは、制御部6により、バッファ部13とセクタ部14を制御することによって、蓄積された順にパケットの読み出しを行う。このように、任意の出力ポートに複数の冗長出力ポート部内のバッファ容量を一時的に割りあてることによって、トラヒック集中による出力ポート内のバッファオーバーフローによるパケット廃棄を柔軟に回避することができる。

【0044】また、バッファ内に設定されているしきい値を用いて、輻輳が検出された出力ポートのポート番号を一時的にマスクし、冗長出力ポートに該当出力ポートを設定し、パケットトラヒックを一時的に蓄積し、出力ポート部と冗長出力ポート部内のバッファの読み出し順序を制御することによって、特定出力ポートにトラヒックが集中した場合に生じるパケット廃棄を回避することができる。

【0045】

【発明の効果】本発明によれば、パケット交換装置内に

あらかじめ、任意の出力ポートに対応することのできる多重装置とバッファ部からなる冗長出力ポート部を持っているので、任意の出力ポート内のバッファと多重装置部分で障害が検出された場合には、冗長出力ポート部にパケットを迂回させることで、スイッチ面のN+M重化を最小限のハードウェアで実現することができる。

【0046】また、任意の出力ポート内のMUX装置部分で障害が検出された場合、迂回パケットに対してヘッダー部分の付替えを行わず、ルーティング情報をもとにしたフィルタリング制御による迂回を行うので、高速にパケットスイッチ面のN+M重化を実現することができる。

【0047】また、本パケット交換装置では、1つの出力ポートが1枚の回線カードに対応している場合でも、スイッチ面のN+M重化を実現するためにM枚の回線ボードを用意する必要がないという利点を持つ。

【0048】さらに、全く同じハードウェア構成で、任意の出力ポートにパケットトラヒックが集中して輻輳がおきた場合も、上記で述べた冗長出力ポート部内のバッファに輻輳が検出されたポート行きのパケットを一時的に蓄積しておくことによって、パケット廃棄を回避することができるという効果をもつ。

【0049】また、任意の出力ポートに対してM組の内の複数の冗長出力ポート部内のバッファを一時的に割り当てることにより、任意ポートの長時間の輻輳状態にも対応可能であるという効果を持つ。

【図面の簡単な説明】

【図1】本発明の第一及び第二の実施の形態におけるパケット交換装置のスイッチ面の冗長方式、輻輳回避方式が適用されるパケット交換機の構成を示すブロック図である。

【図2】本発明の第一及び第二の実施の形態におけるパケット交換装置の入力／出力インターフェース部である。

【図3】本発明の第一及び第二の実施の形態におけるパケット交換装置の入力ポート部である。

【図4】本発明の第一及び第二の実施の形態におけるパケット交換装置の出力ポート部である。

【図5】本発明の第一及び第二の実施の形態におけるパケット交換装置の冗長出力ポート部である。

【符号の説明】

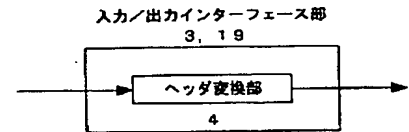
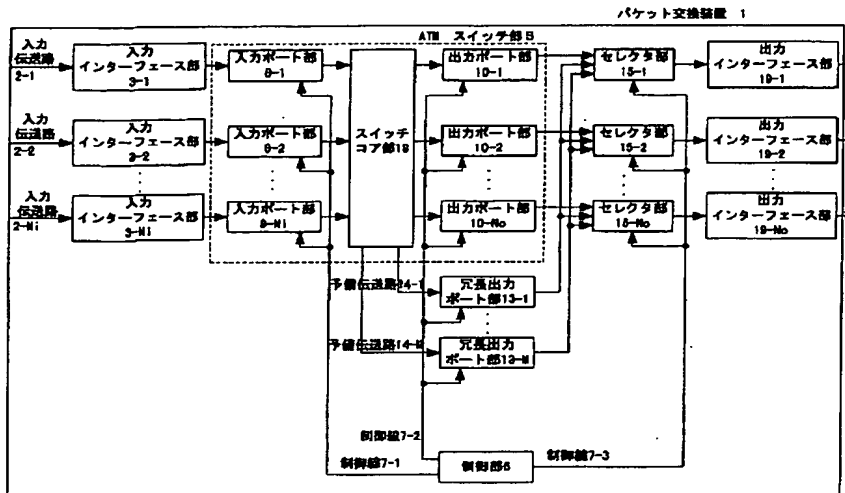
- 1 パケット交換装置
- 2 入力伝送路
- 3 入力インターフェース部
- 4 ヘッダ変換部
- 5 ATMスイッチ部
- 6 制御部
- 7 制御線
- 8 入力ポート部
- 9 DEMUX回路

- 10 出力ポート部
 11、16 MUX回路
 12、17 バッファ
 13 冗長出力ポート部

- 14 予備伝送路
 15 セクタ部
 18 スイッチコア部
 19 出力インターフェース部

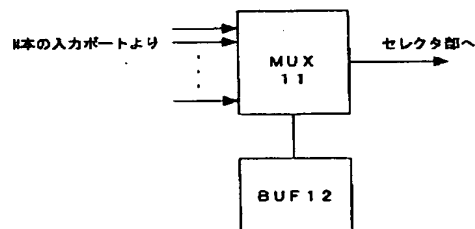
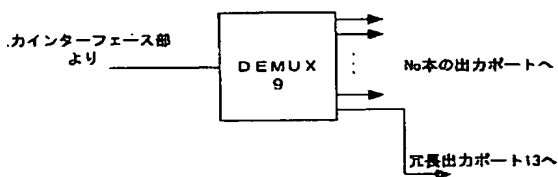
【図 1】

【図 2】

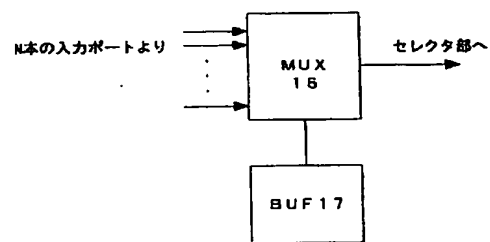


【図 3】

【図 4】



【図 5】



フロントページの続き

(72)発明者 澁谷 俊次

福岡県福岡市葉早良区百道浜二丁目4番1
号 九州日本電気通信システム株式会社内

Fターム(参考) 5K030 GA13 HA08 JA01 KX11 KX23

LB08 LE06 MA13 MB02 MB15

MD02